

IN THE U.S. PATENT AND TRADEMARK OFFICE

Applicant: LEE, Ki Dong et al                      Conf.:  
Appl. No.: NEW    Group:  
Filed: November 19, 2003                      Examiner:  
For: METHOD FOR FABRICATING POLYMERIC OPTIC  
WAVEGUIDE GRATING

L E T T E R

Commissioner for Patents  
P.O. Box 1450  
Alexandria, VA 22313-1450

November 19, 2003

Sir:

Under the provisions of 35 U.S.C. § 119 and 37 C.F.R. § 1.55(a), the applicant(s) hereby claim(s) the right of priority based on the following application(s):

<u>Country</u>	<u>Application No.</u>	<u>Filed</u>
KOREA	10-2002-0072295	November 20, 2002

A certified copy of the above-noted application(s) is(are) attached hereto.

If necessary, the Commissioner is hereby authorized in this, concurrent, and future replies, to charge payment or credit any overpayment to Deposit Account No. 02-2448 for any additional fee required under 37 C.F.R. §§ 1.16 or 1.17; particularly, extension of time fees.

Respectfully submitted,

BIRCH STEWART, KOLASCH & BIRCH, LLP

By   
James T. Eller, Jr., #39,538

JTE/tmr  
3449-0286P

P.O. Box 747  
Falls Church, VA 22040-0747  
(703) 205-8000

Attachment(s)

LEE et al  
BSKB LP  
703-205-8000  
November 19, 2003  
3449-0286P  
1 OF 1



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto is a true copy from the records of the Korean Intellectual Property Office.

출원번호 : 10-2002-0072295  
Application Number

출원년월일 : 2002년 11월 20일  
Date of Application NOV 20, 2002

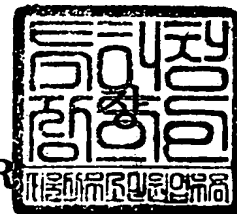
출원인 : 엘지전자 주식회사  
Applicant(s) LG Electronics Inc.



2003 년 05 월 24 일

특 허 청

COMMISSIONER





## 【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【창조번호】	0001
【제출일자】	2002.11.20
【국제특허분류】	G02F
【발명의 명칭】	고분자 광도파관 그레이팅 제조방법
【발명의 영문명칭】	FABRICATION METHOD FOR POLYMERIC WAVEGUIDE GRATING
【출원인】	
【명칭】	엘지전자 주식회사
【출원인코드】	1-2002-012840-3
【대리인】	
【성명】	허용록
【대리인코드】	9-1998-000616-9
【포괄위임등록번호】	2002-027042-1
【발명자】	
【성명의 국문표기】	이기동
【성명의 영문표기】	LEE, Ki Dong
【주민등록번호】	661019-1046513
【우편번호】	463-030
【주소】	경기도 성남시 분당구 분당동 113 건영빌라 301동 101호
【국적】	KR
【발명자】	
【성명의 국문표기】	이성은
【성명의 영문표기】	LEE, Sung Eun
【주민등록번호】	651223-1682611
【우편번호】	137-900
【주소】	서울특별시 서초구 우면동 59번지 동양고속아파트 103동 503호
【국적】	KR
【취지】	특허법 제42조의 규정에 의하여 위와 같이 출원합니다. 대리인 허용록 (인)



1020020072295

출력 일자: 2003/5/26

**【수수료】**

【기본출원료】 14 면 29,000 원

【가산출원료】 0 면 0 원

【우선권주장료】 0 건 0 원

【심사청구료】 0 항 0 원

【합계】 29,000 원

**【첨부서류】**

1. 요약서·명세서(도면)\_1통

**【요약서】****【요약】**

본 발명은 고분자 광도파관 그레이팅 제조방법에 개시된다. 개시된 본 발명에 따른 고분자 광도파관 그레이팅 제조방법은, 실리콘 기판위에 코어층을 형성하는 단계와; 상기 코어층에 자외선을 조사하여 코어층 표면을 가경화시키는 단계와; 상기 가경화된 코어층을 그레이팅 패턴이 형성된 마스터를 이용하여 소정압력으로 누르는 단계와; 상기 마스터가 눌러진 상태에서 다시 자외선을 조사하여 완전 경화시키는 단계와; 상기 완전 경화이후 상기 코어층에서 상기 마스터를 분리하는 단계를 포함하는 점에 그 특징이 있다.

본 발명에 따른 고분자 광도파관 그레이팅 제조방법은, 그레이팅 패턴을 형성함에 있어 그레이팅 패턴이 형성된 마스터를 이용하여 단시간에 저가로 대량의 소자를 양산할 수 있다.

**【대표도】**

도 1a

**【색인어】**

광도파관, 그레이팅, 마스터

## 【명세서】

## 【발명의 명칭】

고분자 광도파관 그레이팅 제조방법{FABRICATION METHOD FOR POLYMERIC WAVEGUIDE GRATING}

## 【도면의 간단한 설명】

도 1a 내지 도 1e는 본 발명에 따른 고분자 광도파관 그레이팅 제조방법의 공정수 순도.

도 2는 본 발명에 의해 제안된 폴리머 도파관 그레이팅을 형성하기 위한 마스터의 구조도.

도 3은 본 발명에 의해 제작된 폴리머 도파관 그레이팅을 이용하여 도파관 파장 필터로 구성한 일 실시 예를 도시한 도면.

## &lt;도면의 주요부분에 대한 부호의 설명&gt;

101 --- 실리콘 기판

102 --- 코어층

103 --- 마스터

## 【발명의 상세한 설명】

## 【발명의 목적】

## 【발명이 속하는 기술분야 및 그 분야의 종래기술】

<7> 본 발명은 고분자 광도파관 그레이팅 제조방법에 관한 것으로서, 특히 그레이팅 패턴을 형성함에 있어, 그레이팅 패턴이 형성된 마스터를 이용하여 단시간에 저가로 대량의 소자를 양산할 수 있는 고분자 광도파관 그레이팅 제조방법에 관한 것이다.

- <8> 최근 데이터 트래픽의 급증에 따라 광통신에 대한 수요와 관심이 증가함으로서 전체적인 시스템뿐만 아니라 이를 구성하는 각각의 광통신 부품에 대한 기대와 역할이 매우 중요시되고 있다.
- <9> 이와 아울러 고기능을 가지면서 저가격, 높은 신뢰성을 확보할 수 있는 새로운 광소자에 대한 연구도 다양하게 진행되고 있다.
- <10> 이러한 영향으로 최근에 실리카 광소자외에도 고분자 광소자와 액정 광소자에 대한 관심도 커지면서 실제 상용화 제품들이 선보이는 단계에 도달하였다.
- <11> 특히, WDM(Wavelength Division Multiplexing)통신이 보편화되면서 파이버 브레그 그레이팅(Fiber Bragg Grating)을 이용한 에드/드롭 멀티플렉서(Add/drop multiplexor) 또는 플레너 도파관 파장 필터 등에 대한 요구가 급증하고 있는 추세이다. 특히 폴리머 광소자는 간단한 공정을 통해서 대량제작이 가능한 장점 때문에 최근 도파관 타입 소자 및 그레이팅 분야에서 많은 개발이 진행되고 있다.
- <12> 이러한 요구에 따라 광도파관의 광축 방향을 따라 주기적인 굴절을 변화 영역(그레이팅 영역)을 형성한 광도파관 그레이팅은 종래부터 광 통신 시스템에 있어서 광 필터 등으로의 각종 응용이 검토되고 있다. 그 중에서도 그레이팅 주기가 수백 um 이상으로 비교적 긴 것은 장주기 그레이팅이라 불리고 있으며, 이는 개인·이퀄라이저나 대역 저지 필터 등으로의 사용이 기대되고 있다.
- <13> 이 장주기의 광도파관 그레이팅은 온도 변화에 인해 특성이 변화하는 것이 알려져 있으며, 광도파관 그레이팅의 온도 특성의 해석이 이루어지고 있다.

- <14> 즉, 광도파관 그레이팅에 있어서는 광도파관의 주성분에  $\text{SiO}_2$ 를 사용하여, 이 광도파관의 광 전파 영역인 코어 영역을 형성하고, 또한, 코어 영역 내에 주기적으로 굴절을 변조를 생기게 하여 그레이팅 영역을 형성하기 위해 일반적으로  $\text{GeO}_2$ 가 첨가되어 있다. 그리고,  $\text{SiO}_2$ 의 굴절율의 온도 변화보다  $\text{GeO}_2$ 의 굴절율의 온도 변화가 큰 굴절율의 온도 의존성이 크기 때문에, 코어 영역과 코어 영역 주위의 클래드 영역 각각의 굴절율 온도 의존성이 서로 다른 것이 된다. 이 결과, 이러한 광도파관에 형성된 장주기의 광도파관 그레이팅에서는 코어 전파 광 및 클래드 모드 광 각각에 대한 실효 굴절율의 온도 의존성이 서로 다른 것이 되어, 온도가 변화하면 작용 파장도 변화하게 된다.
- <15>  $\text{SiO}_2$  유리,  $\text{GeO}_2$  유리 및  $\text{B}_2\text{O}_3$  유리 각각의 굴절율의 온도 의존성에 대해서는 공지되어 있고, 이에 근거하여 광도파관이 석영계 광 파이버일 경우에 그 코어 영역에 Ge 원소와 B 원소를 함께 첨가함으로써, 광도파관 그레이팅 특성의 온도 의존성의 저감을 도모하는 기술이 알려져 있다.
- <16> 그러나 현재까지 이러한 소자의 일반적인 제조법은 포토리소그래피법을 이용하여 에칭을 통해 이루어지고 있다. 이러한 방법은 해결책에 한계가 있고 여러 단계를 거쳐서 진행되므로 시간과 비용이 많이 소요되는 문제점이 발생된다.
- <17> 또 다른 방법으로 전자-빔 기록 방법이 제안되고 있지만 시간소요가 큰 단점이 있다. 따라서 비교적 간단한 공정을 통해서 저가로 대량제작이 가능한 새로운 리소그래피 방법이 요구되어 진다.



**【발명이 이루고자 하는 기술적 과제】**

- <18> 본 발명은 그레이팅 패턴을 형성함에 있어, 그레이팅 패턴이 형성된 마스터를 이용하여 단시간에 저가로 대량의 소자를 양산할 수 있는 고분자 광도파관 그레이팅 제조방법을 제공함에 그 목적이 있다.

**【발명의 구성 및 작용】**

- <19> 상기의 목적을 달성하기 위하여 본 발명에 따른 고분자 광도파관 그레이팅 제조방법은,
- <20> 실리콘 기판위에 코어층을 형성하는 단계와;
- <21> 상기 코어층에 자외선을 조사하여 코어층 표면을 가경화시키는 단계와;
- <22> 상기 가경화된 코어층을 그레이팅 패턴이 형성된 마스터를 이용하여 소정압력으로 누르는 단계와;
- <23> 상기 마스터가 눌러진 상태에서 다시 자외선을 조사하여 완전 경화시키는 단계와;
- <24> 상기 완전 경화이후 상기 코어층에서 상기 마스터를 분리하는 단계를 포함하는 점에 그 특징이 있다.
- <25> 여기서, 특히 상기 마스터는 자외선을 투과시키는 그레이팅 패턴 영역과 자외선을 차단시키는 양측면의 바 영역으로 형성하는 점에 그 특징이 있다.
- <26> 여기서, 특히 상기 마스터는 쿼츠를 이용하여 구성되는 점에 그 특징이 있다.
- <27> 여기서, 특히 상기 마스터를 메탈로 제작시 상기 실리콘 기판을 쿼츠로 구성하는 점에 그 특징이 있다.

- <28> 여기서 특히 상기 코어층은 모노머와 개시제가 포함된 고분자 조성물을 이용하여 형성하는 점에 그 특징이 있다.
- <29> 이와 같은 본 발명에 의하면, 그레이팅 패턴을 형성함에 있어, 그레이팅 패턴이 형성된 마스터를 이용하여 단시간에 저가로 대량의 소자를 양산할 수 있다.
- <30> 이하 첨부된 도면을 참조하면서 본 발명의 실시 예를 상세히 설명한다.
- <31> 도 1a 내지 도 1e는 본 발명에 따른 고분자 광도파관 그레이팅 제조방법의 공정수순도이다. 우선 적절한 설계에 따라 제작된 쿼츠 마스터(스탬프)를 이용하여 다음과 같이 진행된다.
- <32> 상기 도 1a에 도시된 바와 같이, 먼저 실리콘 기판위에 코어층을 형성하는 단계를 수행한다. 여기서, 실리콘 기판위에 폴리머화가 가능한 기능적 그룹을 가진 모노머와 개시제를 포함하는 고분자 포물레이션으로 스핀 캐스팅을 통해 얇은 막을 형성한다.
- <33> 그리고, 상기 도 1b에 도시된 바와 같이, 상기 형성된 자외선을 조사하여 코어층 표면을 가경화시키는 단계가 수행된다. 여기서, 형성된 막에서 용매를 완전히 휘발 시킨 후 UV 광을 조사함으로써 표면 가경화를 진행하게 된다.
- <34> 이어서, 상기 도 1c에 도시된 바와 같이, 상기 가경화된 코어층을 그레이팅 패턴이 형성된 마스터를 이용하여 소정압력으로 누르는 단계가 수행된다. 이는 싱글 모드 도파관 형성과 동시에 원하는 그레이팅이 형성되도록 준비된 마스터를 배치하여 설계된 일정한 압력으로 누르게 된다.
- <35> 이때, 전표면이 균일한 압력을 받도록 세심한 주의가 필요하고 압력의 세기에 따라 그레이팅의 두께 조절도 가능하다.

- <36> 도 2는 본 발명에 의해 제안된 폴리머 도파관 그레이팅을 형성하기 위한 마스터의 구조도이다. 이에 도시된 바와 같이, 가장자리 두개의 바 영역과 내부 그레이팅 형성 영역과는 약간의 단차를 가지고 있고 내부 그레이팅 및 도파관 형성 영역은 투명하여 UV 광이 투과되는 반면 가장 자리 바영역에서 UV광이 투과 또는 차단되도록 설계되어 있다. 이렇게 함으로서 바영역에서 UV광이 차단된 경우에는 싱글 모드 도파관 형성과 동시에 그레이팅 형성이 한 공정에서 진행되는 새로운 제작방법이 제공된다.
- <37> 한편, 바 영역에서 UV광이 투과되는 경우에는 립 타입 도파관 및 그레이팅의 선택적인 제작이 가능하게 된다.
- <38> 또한, 연속적으로 반복 스템프를 함으로서 동일한 소자를 웨이퍼 전역에 균일하게 제작이 가능함으로서 단시간에 대량, 저가 공정 확립을 통해 가격 경쟁력도 확보된다.
- <39> 한편, 상기 그레이팅 패턴이 형성된 마스터의 재질을 퀴즈 마스터를 이용할 경우 조사되는 모든 광을 투과시킬 뿐만 아니라 폴리머와 접촉면에서 깨끗하게 이탈되므로 탈착에도 전혀 문제가 발생하지 않는 장점이 있다.
- <40> 그 다음, 상기 도 1d에 도시된 바와 같이, 상기 마스터가 눌러진 상태에서 다시 자외선을 조사하여 완전 경화시키는 단계가 수행된다. 여기서, 상기 일정한 압력으로 누른 상태에서 다시 한번 UV 광을 조사하여 그레이팅이 형성된 상태에서 본 경화가 일어나도록 광경화를 진행한다.
- <41> 마지막으로 상기 도 1e에 도시된 바와 같이, 상기 완전 경화이후 상기 코어층에서 상기 마스터를 분리하는 단계가 수행된다. 여기서, 상기 완전경화가 진행된 후 그레이팅으로부터 마스터를 분리시킴으로서 모든 공정이 완결된다.

- <42>      상기와 같은 공정을 이용할 경우 제작된 소자의 예에서 볼 수 있는 것처럼 한번의 공정으로 도파관용 폴리머를 이용하여 폴리머 도파관형성과 도시에 원하는 폭과 길이 만큼 적절히 설계된 마스터를 이용하여 제작하게 되면 손쉽게 폴리머 도파관 그레이팅 생성이 가능하다.
- <43>      또한 실온에서 공정이 진행되므로 고온으로 인한 물성변화 또는 손상을 원천적으로 배제가 가능한 장점이 있다.
- <44>      한편, 도 3은 본 발명에 의해 제작된 폴리머 도파관 그레이팅을 이용하여 도파관 파장 필터로 구성한 일 실시 예를 도시한 도면이다. 입사측에서 도입된 혼합파장의 광파는 서큘레이터(circulator)를 거쳐 도파관 도파길이 필터에 도입됨으로서 설계에 부합되는 특정파장만이 반사되고 나머지 파장의 광파들은 투과하게 된다. 이러한 원리를 이용하여 멀티-채널 내지 서큘레이터(circulator)의 적절한 구성을 통하여 다양한 파장의 에드/드롭 멀티플렉서(add/drop multiplexor)로서 기능을 부여할 수 있다.
- <45>      본 발명은 도면에 도시된 실시 예를 참고로 설명되었으나, 이는 예시적인 것에 불과하며, 본 기술분야의 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 타 실시 예가 가능하다는 점을 이해할 것이다. 따라서, 본 발명의 진정한 기술적 보호 범위는 첨부된 특허청구범위의 기술적 사상에 의해 정해져야 할 것이다.

#### 【발명의 효과】

- <46>      이상의 설명에서와 같이 본 발명에 따른 고분자 광도파관 그레이팅 제조방법은, 그레이팅 패턴을 형성함에 있어 그레이팅 패턴이 형성된 마스터를 이용하여 단시간에 저가로 대량의 소자를 양산할 수 있다.

【특허청구범위】

【청구항 1】

실리콘 기판위에 코어층을 형성하는 단계와;

상기 코어층에 자외선을 조사하여 코어층 표면을 가경화시키는 단계와;

상기 가경화된 코어층을 그레이팅 패턴이 형성된 마스터를 이용하여 소정압력으로 누르는 단계와;

상기 마스터가 눌러진 상태에서 다시 자외선을 조사하여 완전 경화시키는 단계와;

상기 완전 경화이후 상기 코어층에서 상기 마스터를 분리하는 단계를 포함하는 것을 특징으로 하는 고분자 광도파관 그레이팅 제조방법.

【청구항 2】

제 1항에 있어서,

상기 마스터는 자외선을 투과시키는 그레이팅 패턴 영역과 자외선을 차단시키는 양 측면의 바 영역으로 형성하는 것을 특징으로 하는 고분자 광도파관 그레이팅 제조방법.

【청구항 3】

제 1항에 있어서,

상기 마스터는 쿼츠를 이용하여 구성되는 것을 특징으로 하는 고분자 광도파관 그레이팅 제조방법.

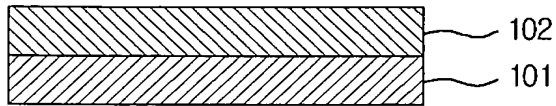
【청구항 4】

제 1항에 있어서,

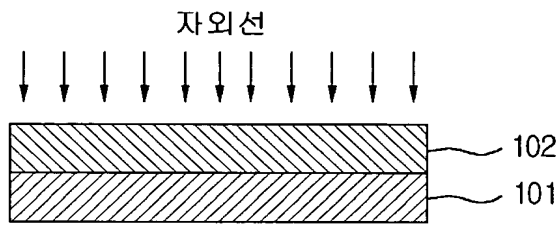
상기 코어층은 모노머와 개시제가 포함된 고분자 조성물을 이용하여 형성하는 것을 특징으로 하는 고분자 광도파관 그레이팅 제조방법.

【도면】

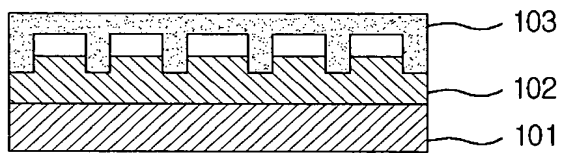
【도 1a】



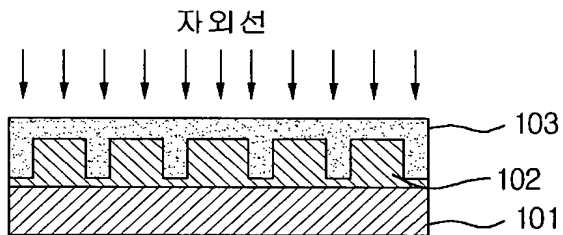
【도 1b】



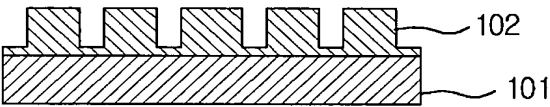
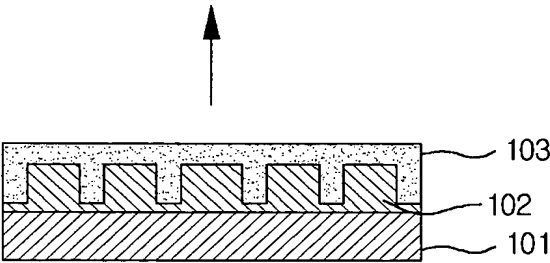
【도 1c】



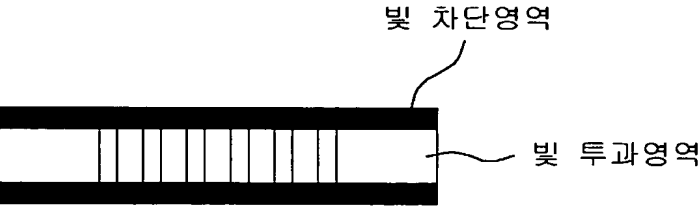
【도 1d】



【도 1e】



【도 2】





【도 3】

